

Министерство науки и высшего образования Российской Федерации
НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ (НИ ТГУ)
Наименование учебного структурного подразделения

ДОПУСТИТЬ К ЗАЩИТЕ В ГЭК

Руководитель ООП

д-р физ.-мат. наук, доцент

 О.Н. Чайковская

« 11 » июня 20 26 г.

ВЫПУСКНАЯ КВАЛИФИКАЦИОННАЯ РАБОТА МАГИСТРА
(МАГИСТЕРСКАЯ ДИССЕРТАЦИЯ)

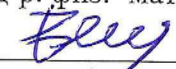
РАЗРАБОТКА МНОГОКАНАЛЬНОГО СЧЕТЧИКА ДЛЯ ЭКСПЕРИМЕНТОВ
УСКОРИТЕЛЬНОГО КОМПЛЕКСА NICA

по направлению подготовки 03.04.02 Физика
направленность (профиль) «Фундаментальная и прикладная физика»

Жидков Кирилл Евгеньевич

Руководитель ВКР

д-р. физ.-мат. наук, профессор

 В.Н. Иванченко

« 11 » 06 20 26 г.

Автор работы

студент группы № 052421

 К.Е. Жидков

« 11 » июня 20 26 г.

АННОТАЦИЯ

В данной работе описана разработка и тестирование многоканального модульного счётчика дискриминатора для методического тестирования кремниевых фотоумножителей и детекторов на их основе.

Описана разработка электроники – материнской платы с чипом ПЛИС Cyclone 10 LP, интерфейсами USB и Ethernet, разъемом для плат расширения, а также 16-канального модуля дискриминатора на основе быстродействующих компараторов и многоканальных микросхем ЦАП для управления пороговым напряжением.

Разработана конфигурация для чипа ПЛИС с модулями UART, преобразователем шин AXI-Stream в AXI-Lite, для записи и чтения данных из карты регистров, сгенерированной программой Corsair, мастер-контроллером протокола SPI, счётчиков с детектированием фронта сигнала, точного таймера для запуска и остановки счётчиков.

Было проведено функциональное тестирование счётчика-дискриминатора, замерены линейность установки порогового напряжения микросхемой ЦАП, шумовые характеристики счётчика при открытом входе, произведены замеры эмулированных сигналов фотоэлектронных умножителей и кремниевых фотоумножителей с помощью генератора сигналов, а также измерен темновой счёт фотоумножителя SensL J-Series для различных напряжений питания.

Разработанное устройство работоспособно и пригодно для сбора данных с кремниевых фотоумножителей и детекторов на их основе.

ОГЛАВЛЕНИЕ

Введение.....	4
1.Обзор литературы	5
1.1 Фотоэлектронные умножители.....	5
1.2 Лавинные фотодиоды (SPAD)	6
1.3 Кремниевые фотоумножители (SiPM).....	9
2. Счётчик-дискриминатор.....	13
2.1 Описание счётчика.....	13
2.2 Материнская плата.....	13
2.3 Плата-дискриминатор.....	15
2.4 Конфигурация чипа FPGA	18
2.4 Программное обеспечение для ПК.....	24
3. Практическая часть	25
3.1 Линейность ЦАП.....	25
3.2 Шумовые характеристики.....	27
3.3 Эмуляция SiPM.....	28
3.4 Замеры реального SiPM.....	31
Заключение	33
Литература	34
Приложение	36

ВВЕДЕНИЕ

В современных экспериментах класса Megascience используется большое количество кремниевых фотоумножителей и однофотонных лавинных фотодиодов в различных системах детекторов.

Наиболее распространен сбор данных с кремниевых фотоумножителей с помощью оцифровки сигнала аналого-цифровым преобразователем (АЦП), записи этих сигналов и сортировки по амплитуде, однако такой способ требователен к параметрам АЦП, а также приводит к быстрому росту потока данных при увеличении числа каналов.

В данной работе был выбран способ сбора статистики кремниевых фотоумножителей с помощью комбинации многоканального дискриминатора и счётчика, собранных из доступных в свободной продаже компонентов.

С помощью предложенной схемы счётчика можно производить замеры темнового счёта фотоумножителей (Dark Count Rate), эффективности детектирования фотонов (PDE), а также оцифровывать данные для иных сигналов продолжительных во времени.

1. Обзор литературы

1.1. Фотоэлектронные умножители

До бума развития полупроводниковых технологий единственными приборами способным фиксировать единичные фотоны света оставались фотоэлектронные умножители. Фотоэлектронный умножитель представляет собой вакуумную трубку, в которой расположен фотокатод, попадание квантов света на который вызывает эмиссию электронов из-за внешнего фотоэффекта. Полученный таким образом фототок усиливается с помощью серии динодов, попадая на которые первичный электрон создает несколько вторичных электронов. Затем многократно ($10^5 - 10^{11}$ раз) усиленный сигнал попадает на анод и на электрические контакты ФЭУ.

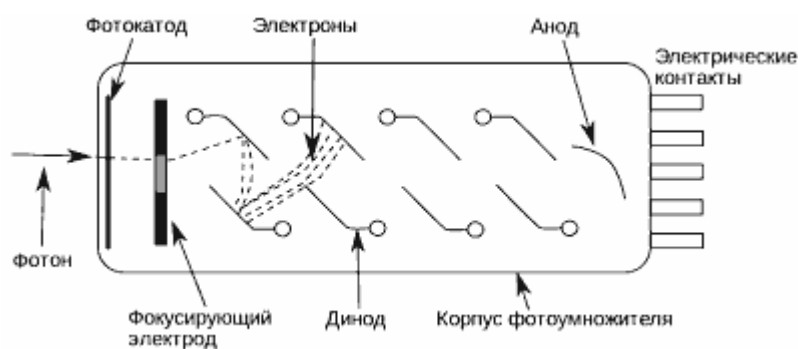


рис. 1 схема фотоэлектронного умножителя

Фотоэлектронные умножители были крайне полезны и дали саму возможность детектирования очень малых световых импульсов (вплоть до единичных фотонов). Однако, они не были лишены недостатков, главные из которых – сильная подверженность магнитному полю, малая механическая прочность, большие габариты. При попадании в магнитное поле происходит нарушение фокусировки фотоэлектронов на динод, коэффициент усиления снижается. Для борьбы с воздействием магнитного излучения применяются ФЭУ с сеточными динодами, которые успешно работают в магнитных полях до около 1.5 Тл, однако при такой конфигурации страдает коэффициент усиления.

В целом фотоэлектронные умножители хорошо зарекомендовали себя, но сегодня с развитием полупроводниковых технологий потеряли актуальность.

1.2. Лавинные фотодиоды одиночных фотонов (SPAD)

Лавинные фотодиоды – полупроводниковые приборы, которые преобразуют падающее на них световое излучение в носители заряда, которые затем усиливаются в специальной лавинной области фотодиода.

Принцип работы лавинного фотодиода состоит в том, что за счёт внутреннего фотоэффекта падающие на фотодиод создаются свободные носители заряда, которые дрейфуют в зону лавинного усиления. В этой зоне происходит ударная генерация носителей заряда и усиление сгенерированных фотоэлектронов.

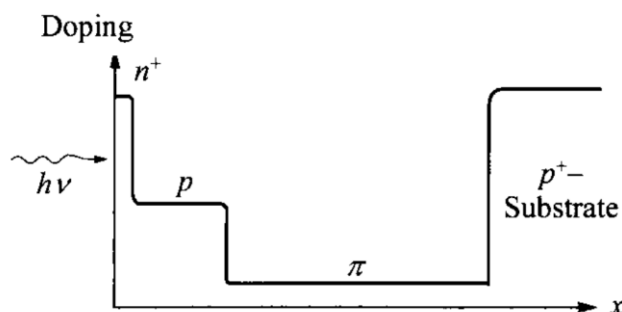


рис. 2. график легирования лавинного фотодиода

На рис. 2 [1] изображена схема легирования, а на рис. 3 [1] схема напряженности электрического поля в одной из конструкций лавинного фотодиода. В π -области с низкой концентрацией примесей p -типа фотодиода происходит генерация носителей заряда, вызванная световым излучением, освещающим фотодиод, лавинного процесса в этой области нет. Носители заряда (световые или темновые, являющиеся шумом) дрейфуют к p -области, в которой электрическая напряженность намного выше и может происходить

лавинный процесс. В этой области носители заряда многократно усиливаются и формируют итоговый сигнал.

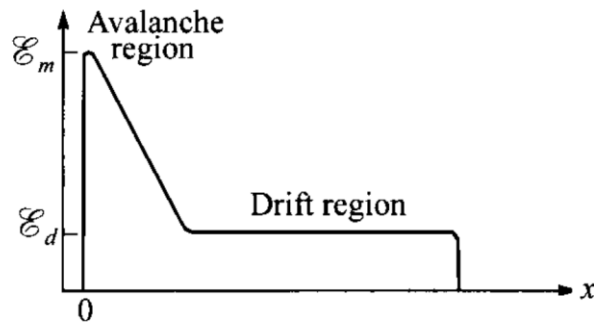


рис. 3. График поля в лавинном фотодиоде

Наиболее распространенной является конструкция фотодиода с проникновением электрического поля (reach-through avalanche photo diode), схема такого фотодиода со структурой $n^+ - p - p^- - p^+$ изображена на рис. 4 [2]. В такой системе в толстой p^- области (названа таковой из-за низкой концентрации акцепторной примеси) не происходит лавинного процесса, в ней происходит поглощение фотонов света. В более тонком слое p^- -типа с большим значением электрического поля происходит лавинное умножение полученных в p^- -области фотоэлектронов. Название данного типа фотодиодов связано с тем, что в рабочем режиме поле проникает в p^- -область и фотодиод обедняется от n^+ до p^+ области.

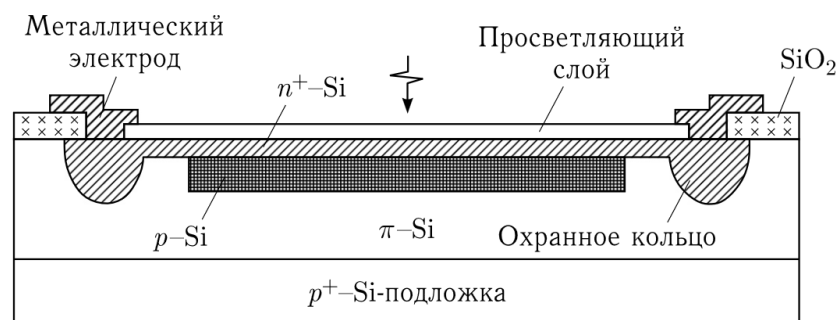


рис. 4 – Схема лавинного фотодиода с проникновением поля

Сдерживающим фактором в увеличении коэффициента усиления и рабочей площади лавинных фотодиодов является несовершенство реальных полупроводниковых приборов. Различные дефекты кристаллической структуры – неравномерные скопления примесей, дислокации и другие дефекты решетки, всё это приводит к локальному понижению напряжения пробоя р-п перехода.

Из-за подобных дефектов повышение рабочего напряжения для увеличения коэффициента усиления приводит к образованию в области с пониженным напряжением пробоя неуправляемого лавинного процесса. На выходе фотодиода появляются микроплазменные импульсы одинаковой амплитуды со случайной длительностью [3].

Исследования природы микроплазменных импульсов привели к открытию того, что при рабочем напряжении выше напряжения пробоя и высоких значениях нагрузочного сопротивления (выше сопротивления области пространственного заряда диода) возникают короткие импульсы постоянной амплитуды и длительности. Было установлено экспериментально, что такие импульсы могут быть вызваны падением на лавинный фотодиод света либо заряженных частиц. Такой режим работы фотодиода называется режимом Гейгера, а работающий в таком режиме диод – однофотонным лавинным фотодиодом (Single Photon Avalanche Photodiode – SPAD) [4].

Серьезным недостатком однофотонных лавинных фотодиодов является долгое время восстановления после срабатывания, так как для гашения лавинного пробоя используется сопротивление большого номинала. Даже при наиболее благоприятных условиях время восстановления лавинного фотодиода измеряется сотнями наносекунд, а полное восстановление происходит за время около 1 мкс. Данный недостаток может быть частично исправлен использованием активных элементов гашения на основе транзисторов [5], но ранее считалось, что такая конфигурация не позволит

создать пиксельный детектор на основе лавинных фотодиодов, так как элементы активного гашения не помещались в площадь самого датчика.

Также важным недостатком однофотонных лавинных фотодиодов является то, что они не обладают линейностью по количеству зарегистрированных фотонов, то есть регистрируется сам факт попадания фотонов датчик, но не их количество, поэтому полноценной альтернативой классическим фотоэлектронным умножителям их считать нельзя.

1.3 Кремниевые фотоумножители (SiPM)

Эволюцией однофотонного лавинного фотодиода являются микропиксельные лавинные фотодиоды (МЛФД), которые объединили малый размер и механическую прочность полупроводниковых детекторов с линейностью по числу фотонов и улучшенным коэффициентом усиления.

Известно несколько типов кремниевых микропиксельных лавинных фотодиодов, рассмотрим тип МЛФД с пленочными микрорезисторами, которые принято называть кремниевыми фотоумножителями (SiPM). Схема такого фотоумножителя изображена на рис. 5 [2].

На подложке из кремния р-типа расположено множество пикселей, легированных примесью n-типа, в которых происходит образование фотоэлектронов, также каждом пикселе находится p^+ область, в которой происходит лавинное усиление фотоэлектронов. Все пиксели соединены к общей проводниковой шине через пленочный микрорезистор, который гасит лавинный процесс.

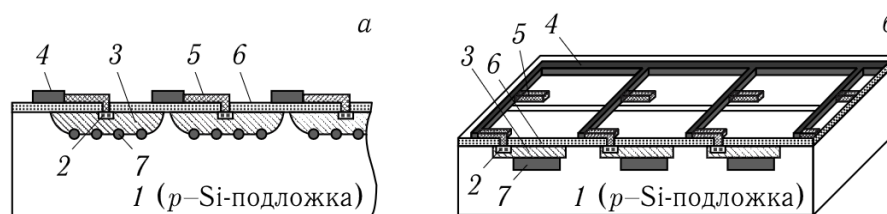


рис. 5. – Устройство кремниевого фотоумножителя

Пиксели фотоумножителя работают в режиме счётчика Гейгера (рабочее напряжение выше пробойного), но площадь пикселей и сопротивление плёночного микрорезистора выбраны таким образом чтобы уменьшить вероятность появления темновых носителей заряда. При образовании в пикселе фотоэлектрона или темнового электрона происходит лавинное усиление этого электрона, ёмкость пикселя разряжается, лавинный процесс прекращается. После разрядки пикселя он перезаряжается источником питания через резистор пикселя, этот процесс создает сигнал на выходе фотоумножителя.

Сигнал на выходе фотоумножителя линейно зависит от числа сработавших пикселей (следовательно, и от числа попавших на него фотонов), вплоть до момента, когда вероятность попадания на каждый пиксель двух или более фотонов становится существенной.

Кремниевые фотоумножители обладают высокой эффективностью детектирования фотонов (PDE), вплоть до 50-60 %, а также высоким коэффициентом усиления (порядка 10^6). Таким образом кремниевые микропиксельные лавинные фотодиоды по праву можно называть фотоумножителями, и использовать как полноценную замену классическим трубкам-фотоумножителям.

Типичный сигнал кремниевого фотоумножителя изображен на рис 6 [6]. Он представляет собой импульс амплитудой несколько десятков милливольт и длительностью порядка нескольких десяткой наносекунд.

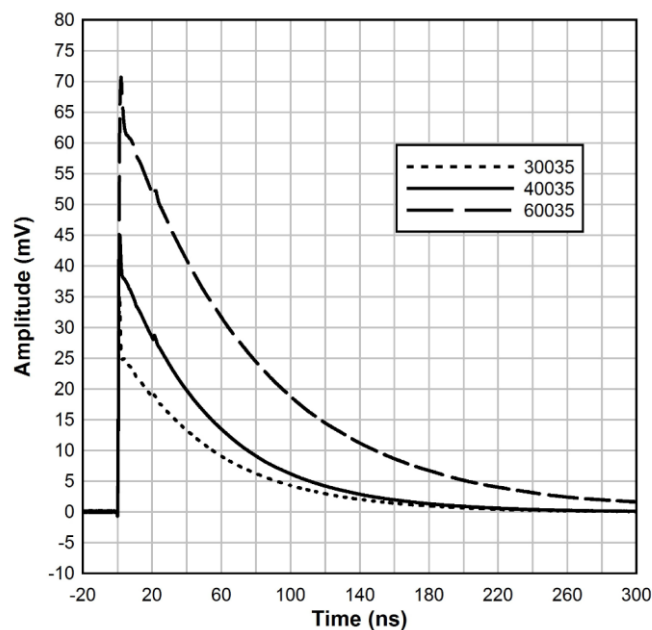


рис. 6 – Типичный сигнал кремниевого фотоумножителя

Стандартным методом сбора статистики кремниевых фотоумножителей является оцифровка сигналов с помощью аналогово-цифрового преобразователя (ADC), пересчёт их по амплитуде сигнала и нанесение на гистограмму. Типичный график такого распределения изображен на рис. 7 [2]. Первый пик вызван шумовыми процессами и не является полезным сигналом. Последующие же пики отвечают срабатываниям одного или более пикселей фотоумножителя.

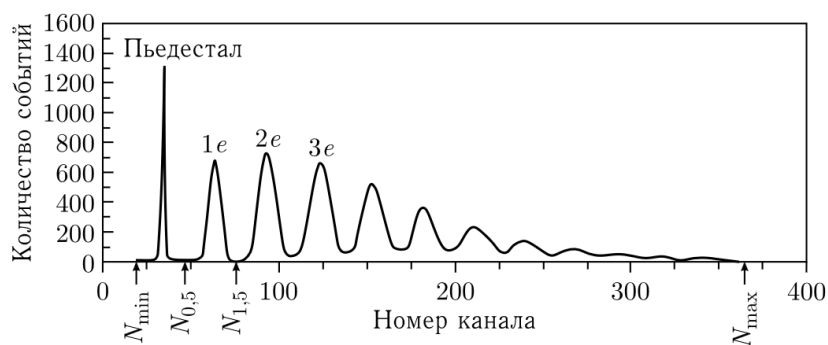


рис. 7 – Оцифрованные АЦП данные фотоумножителя, освещаемого светом небольшой интенсивности

В предложенной нами схеме аналогово-цифровой преобразователь заменяется на компаратор с изменяемым референсным напряжением,

задаваемым цифро-аналоговым преобразователем. Так как срабатывание компаратора происходит для любого сигнала с амплитудой выше пороговой, в нашей схеме пьедестал будет включать в себя и полезные сигналы, а остальные пики и пространство до них будет представлять собой области постоянного числа событий на графике.

Такой способ чтения занимает большее количество времени, так как необходимо набрать статистику на каждом из значений референсного напряжения, но пригоден для методического тестирования кремниевых фотоумножителей – расчёта таких ключевых параметров как эффективность детектирования фотонов, темновых характеристик фотоумножителя (Dark Count Rate) и сбора данных с фотоумножителя в однофотонном режиме. Гистограмма для такого метода сбора данных изображена на рис. 8.

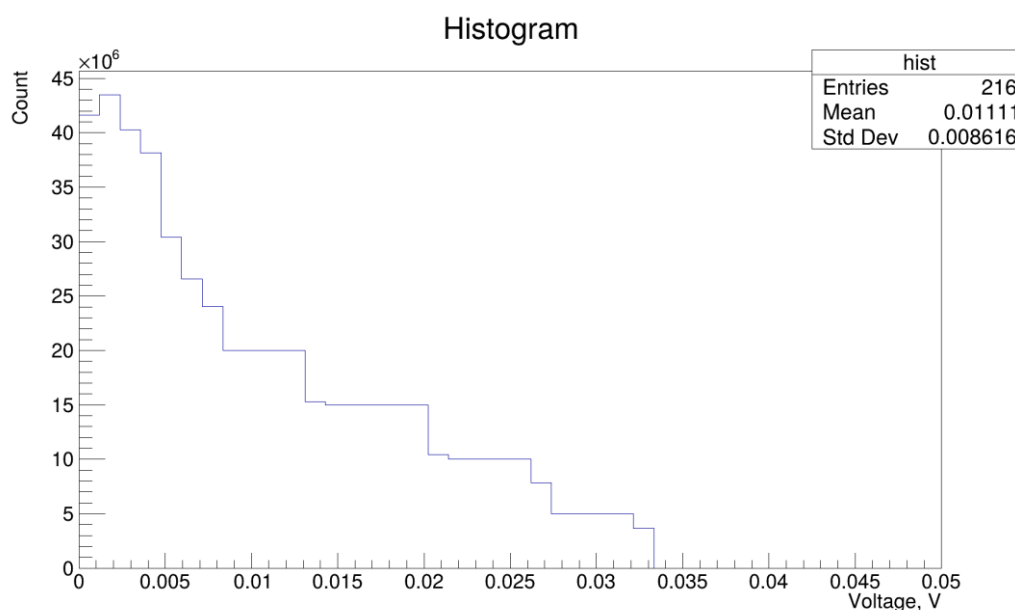


рис. 8 – Статистика сигнала, оцифрованного дискриминатором

2. Счётчик-дискриминатор

2.1 Описание счётчика

Счётчик-дискриминатор представляет собой устройство для оцифровки усиленных импульсов с кремниевых микропиксельных фотоумножителей (SiPM), пересчёта этих импульсов и передачи полученной статистики на Readout PC. Предполагается использовать счётчик во время методических работ по тестированию и разработке детекторов на основе SiPM и детекторной электроники.

Управление счётчиком, его конфигурация и сбор полученных данных должны управляться с персонального компьютера по протоколам USB или Ethernet.

Счётчик-дискриминатор состоит из материнской платы с чипом FPGA, его систем питания, разъема для плат расширения, и интерфейсов для коммуникации с Readout PC.

2.2 Материнская плата

Была разработана многофункциональная материнская плата, устройство которой изображено на рис. 9. Плата предназначена для использования с платами расширения с различным функционалом, для которых разработаны соответствующие конфигурации чипа FPGA. Управление материнской платой производится по протоколам Ethernet или UART с помощью Readout PC.

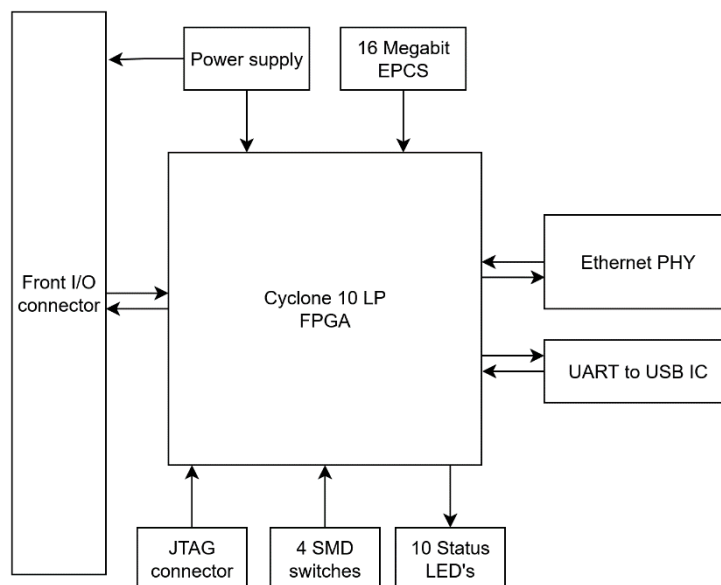


рис. 9 – Диаграмма устройства материнской платы счётчика-дискриминатора

Для реализации программируемой логики был выбран чип FPGA 10CL025YU256C8G серии Cyclone 10 LP от компании Altera. Данный чип является коммерчески доступным и его ресурсов достаточно для реализации необходимого функционала. Использование FPGA даёт большое пространство для разработки модулей расширения и соответствующих конфигураций.

Материнская плата питается от стандартного блока питания на 12 Вольт, а остальные необходимые напряжения генерируются из него цепями питания на плате.

Первая ступень цепей питания состоит из трёх линейных регуляторов напряжения LM317, которые формируют напряжения +6 В для дополнительного питания платы расширения, входное напряжение для цепей, формирующих питание периферийных микросхем и чипа FPGA.

Вторая ступень состоит из четырех микросхем: трёх понижающих преобразователей напряжения ST1S10PHR, образующих питания +3.3 В для периферийных устройств (контроллера Ethernet и UART-USB

преобразователя), напряжения +1.2 В и +3.3 В для питания чипа FPGA, и линейного регулятора напряжения ADP3334AR образующего +2.5 В для питания чипа FPGA.

Связь материнской платы с Readout PC происходит по протоколам UART и Ethernet. Для простоты разработки и тестирования работа производилась по протоколу UART. Протокол UART, выходящий из FPGA, преобразуется микросхемой CP2102 в USB, при этом компьютером этот интерфейс распознается как RS-232, что позволяет работать с ним с помощью стандартных библиотек (например PySerial).

Гигабитный Ethernet на материнской плате реализован с помощью микросхемы Ethernet PHY KSZ9031RNXIC. Для корректной работы на FPGA используется IP-ядро 1G Ethernet MAC, работающее по протоколу RGMII (Reduced Gigabit Media Independent Interface).

Для энергонезависимого хранения конфигурации и восстановления после отключения питания на плате установлен чип EPCS (Erasable Programmable Configuration Serial). В нём будет храниться конфигурация чипа FPGA и автоматически восстанавливаться при потере платой питания или штатном перезапуске.

Для контроля работы и изменения некоторых параметров при работе устройства на плате расположены 10 светодиодов, 4 переключателя и физическая кнопка Reset.

Фото материнской платы изображены на рис. 28 и 29 в Приложении.

2.3 Плата-дискриминатор

Задача платы-дискриминатора – принимать усиленные сигналы от кремниевых фотоумножителей, сравнивать их с референсным напряжением, и передавать полученный цифровой сигнал на микросхему FPGA, где затем сигналы будут пересчитаны и переданы на Readout PC.

Такая плата была разработана, ее блок-схема представлена на рис. 2. Плата состоит из 16 входных каналов для сигналов с SiPM, компараторов, систем питания и двух 8 канальных ЦАП для поканальной установки референсного напряжения. На плате реализовано смещение входного сигнала, которое позволяет принимать как положительные, так и отрицательные сигналы. Плата разработана с использованием стандартной четырехслойной конфигурации текстолита с толщиной медного слоя 18мкм, общей толщиной платы порядка 2мм. Плата была изготовлена на мощностях компании Резонит и собрана мною в Дубне.

В качестве входных разъемов были выбраны SMA из-за своей доступности и распространенности. 16 разъемов используется в качестве входных для сигнала. Сигнал с еще четырех разъемов User I/O передается сразу на вход FPGA и их назначение определяется конфигурацией чипа FPGA.

Компараторы AD8561 от Analog Devices были выбраны из-за скорости работы (время подъема сигнала от 20 до 80 процентов порядка 3.8 наносекунд) [7], широкого рабочего диапазона и простоты реализации гистерезиса. На неинвертирующий вход компаратора приходит сигнал с SMA-разъема, смещенный вверх на 2.5 Вольта.

Смещение реализовано с помощью блокирования постоянного напряжения конденсатором на 100 нФ, и подачи напряжения смещения +2.5 В на вход компаратора. Таким образом быстрый переменный сигнал проходит через конденсатор, а постоянное смещение со стороны платы не попадает на SMA-вход и наоборот. На инвертирующий же вход компаратора подается референсное напряжение с ЦАП, которое задается индивидуально для каждого канала.

Также реализован гистерезис компаратора – часть напряжения с неинвертированного выхода подается на инвертирующий вход (вход референсного напряжения), тем самым создается гистерезис. В качестве

резисторов для делителя гистерезиса были выбраны 2 и 400 кОм, что дает петлю гистерезиса около 25 мВ.

Данная схема была протестирована на плате прототипе, результаты измерений изображены на рис. X. Красная линия – референсное напряжение, желтая – входной сигнал до смещения, синяя – итоговый сигнал на неинвертирующем входе со смещением, зеленая – сигнал с неинвертированного выхода компаратора.

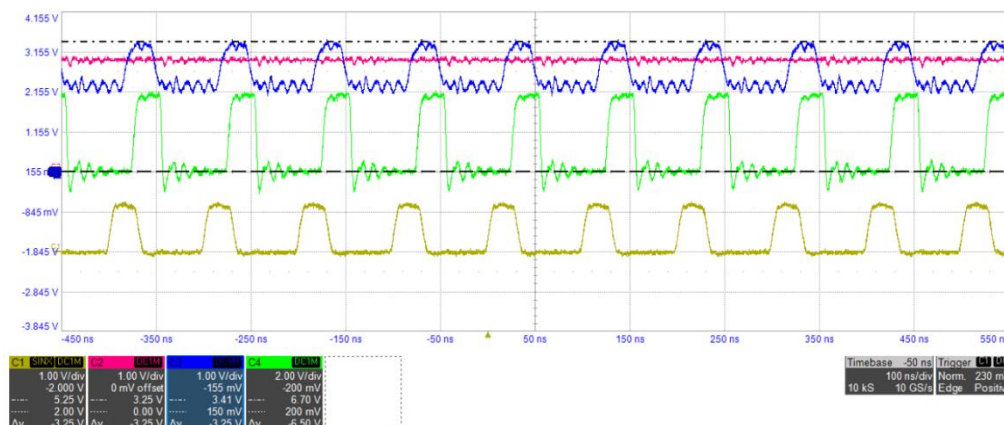


рис. 10 – Измерения схемы с компаратором AD8561

Плата-дискриминатор питается от +12 В, напряжения +5 В и +2.5 В формируются на самой плате. Напряжение +5 Вольт формируется линейным регулятором напряжения LM317, выходное напряжение задается простым делителем напряжения из двух резисторов номиналами 220 и 680 Ом.

Напряжение +2.5В необходимо для смещения уровня входного сигнала на эту величину, для того чтобы дискриминатор мог корректно обрабатывать сигналы и с положительной, и с отрицательной амплитудой. Это напряжение формируется с помощью линейного регулятора ADP3334ARZ. Грубое значение выходного напряжения задается двумя резисторами с номиналами 90 и 110 кОм в цепи Feedback. При этом последовательно с резистором на 90 кОм установлен переменный резистор на 20 кОм, что позволяет тонко настроить итоговое напряжение смещения.

Референсное напряжение формируется двумя восьмиканальными 12-битными цифро-аналоговыми преобразователями (ЦАП) AD5328. Они были выбраны из-за своей многоканальности, простоты управления из-за совместимости с протоколом SPI (Serial Peripheral Interface), а также коммерческой доступности.

Реализована стандартная схема для данного ЦАП с внешним опорным источником напряжения +2.5 В ADR381. При этом питается ЦАП напряжением +5 В, а с помощью конфигурации его управляющих регистров рабочий диапазон может быть настроен от 0 Вольт до 2Vref Вольт, что составляет необходимые 5 В.

Фото платы-дискриминатора изображены на рис. 26 и 27 в Приложении.

2.4 Конфигурация FPGA

Важной частью счётчика-дискриминатора является конфигурация чипа FPGA, именно она обеспечивает функционал готового устройства и корректную работу материнской платы с платой-дискриминатором и другими устройствами, в частности Readout PC.

Программирование FPGA было выполнено с помощью языка описания аппаратуры System Verilog, также были использованы модули с открытым исходным кодом. Устройство конфигурации изображено на рис. 11. Для верификации разработанных модулей использовалось программное обеспечение QuestaSim. Сборка проекта, синтез кода, генерация bitstream осуществлялась средствами Quartus Prime 24 компании Altera.

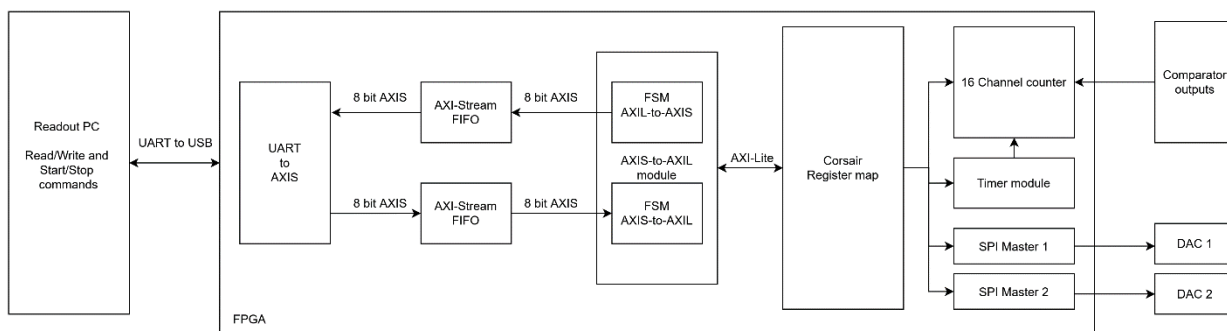


рис. 11 – Схема разработанной конфигурации чипа ПЛИС

Данные конфигурации устройства и текущие значения счётчиков хранятся в карте регистров, сгенерированной с помощью программы corsair. Карта регистров содержит: текущие значения 16 каналов счётчиков, значения 16 регистров референсного напряжения микросхем ЦАП, 8 конфигурационных регистров ЦАП, а также команды для модуля таймера (старт, стоп и сброс счётчиков).

Данные в карту регистров записываются и читаются по стандартному протоколу AMBI AXI4-Lite [8]. Это дает возможность повторного использования написанных модулей в дальнейшем без значительных изменений в других проектах, а также данный протокол поддерживается регистрами, генерируемыми программой corsair. Протокол AXI4-Lite представляет собой высокоскоростной протокол чтения и передачи данных, с помощью которого обеспечивается быстрый и простой доступ к карте регистров, сгенерированной с помощью corsair. Данный протокол несимметричный, используется система «Ведущий-Ведомый».

AXI4-Lite определяется как интерфейс с пятью каналами данных: адрес чтения, данные чтения, адрес записи, данные записи и канал ответа на запись. Во всех пяти каналах для обеспечения однозначной и верной передачи данных используется стандартная процедура «handshake» – каждая шина содержит сигналы «ready» и «valid». При появлении на выходе шины корректных данных отдающий модуль выставляет сигнал «valid» в логическую единицу, не дожидаясь сигнала «ready» от принимающей стороны. После выставления

этого сигнала отдающим модулем данные на выходе шины не должны меняться. При этом принимающая сторона выставляет в логическую единицу сигнал «ready», когда она готова к приему сигнала, вне зависимости от состояния сигнала «valid». В момент, когда оба сигнала «ready» и «valid» равны единице происходит передача данных. При этом допускается многократная передача данных, если сигналы «ready» и «valid» не опускаются в логический ноль после передачи. Такая схема передачи позволяет однозначно передавать данные от ведущего устройства к ведомому.

Три канала, отвечающие за запись данных от ведущего устройства ведомому, устроены следующим образом: ведущий модуль отправляет по шине «awaddr» адрес посылки данных, соответствующий адресу в памяти ведомого модуля. После успешного рукопожатия и принятия адреса, происходит передача данных, которые необходимо записать, по шине «wdata». После успешной передачи адреса и данных ведомый модуль отправляет ответ об успешной (или нет) записи по шине «bresp». Этот процесс схематично изображен на рис. 12. [9]

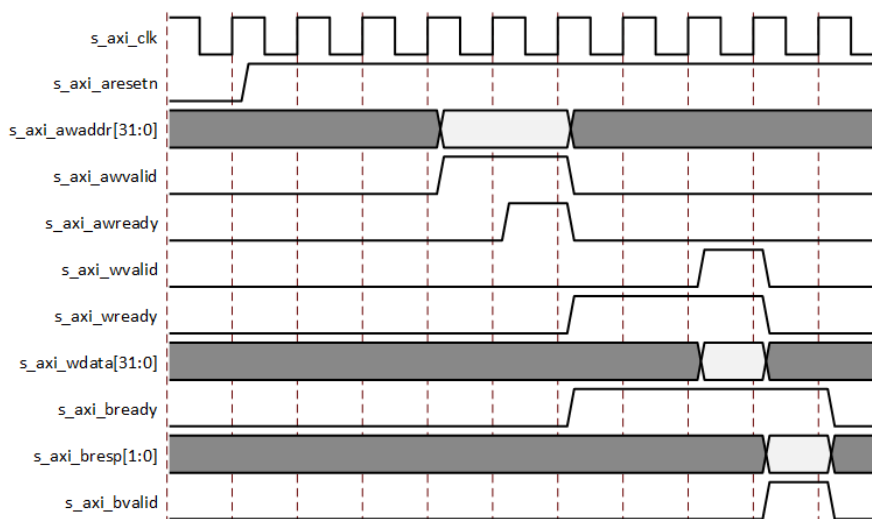


рис. 12 – Схема процесса записи по протоколу AXI-Lite

Транзакция чтения по протоколу AXI-Lite происходит подобным записи образом. Сначала происходит передача адреса по шине «araddr», который необходимо прочитать ведущим модулем. После успешной передачи адреса

ведомое устройство передает данные из нужного адреса в карте регистров по шине «rdata». Ответ, сообщающий об успешном чтении, передается по шине «rresp». Схема транзакции чтения изображена на рис. 13 [9].

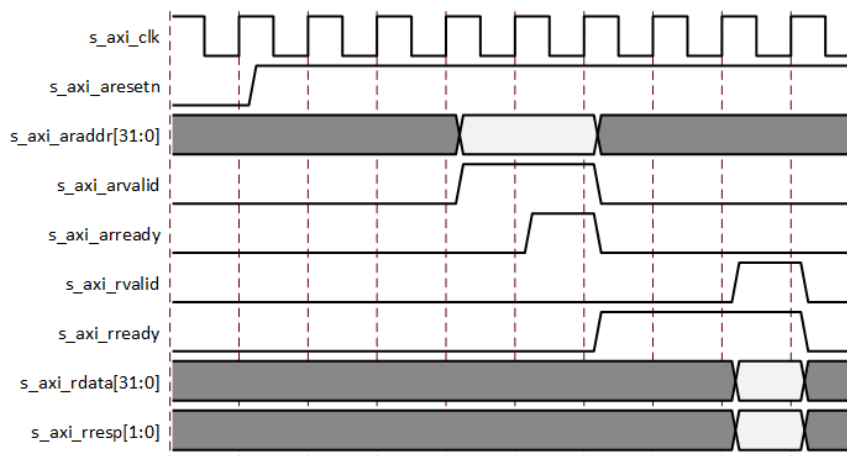


рис. 13 – Схема транзакции чтения в протоколе AXI-Lite

Протокол AXI4-Stream является простым интерфейсом для односторонней передачи данных. Данные передаются от ведущего модуля к ведомому, скорость передачи определяется обоими модулями. Вид «handshake» аналогичен таковому в интерфейсе AXI4-Lite и использует сигналы «ready» и «valid». Также имеется сигнал «tlast» для обозначения окончаний пакета, но в данном применении он не используется, так как в модуле UART он не реализован. Типичная передача пакета из четырех посылок данных по интерфейсу AXI4-Stream изображена на рис. 14 [10].

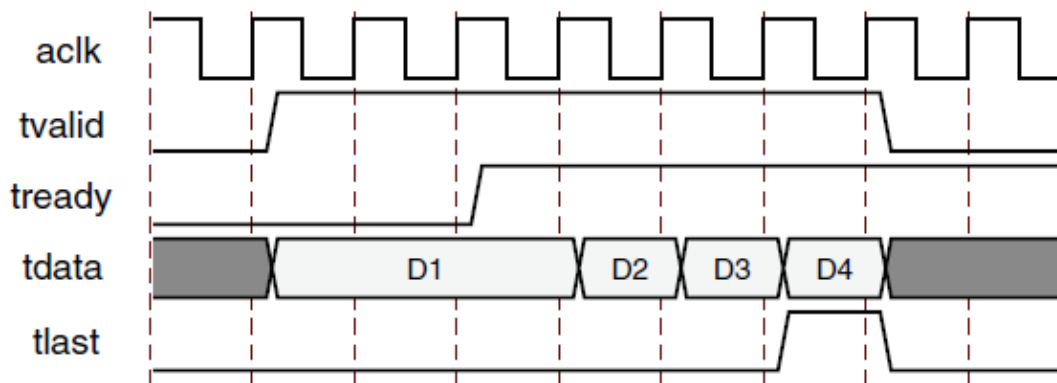


рис. 14 – Схема передачи данных по протоколу AXI4-Stream

Модуль UART, используемый в проекте является модифицированным модулем с открытым исходным кодом [11], имеет стандартную конфигурацию числа битов в одной посылке – 1 старт бит, 8 битов информации, 1 стоп бит, без проверки чётности. Скорость передачи (baud rate) может быть изменена без перезапуска устройства, в runtime режиме. На выходе модуля присутствует пара стандартных интерфейсов AMBA AXI4-Stream для TX и RX линии соответственно. Связь данных интерфейсов с интерфейсом AXI4-Lite невозможна без дополнительного модуля-преобразователя. Данный модуль используется в проекте для обеспечения связи Readout PC со счётчиком-дискриминатором, записи и чтения данных в карте регистров.

Модуль AXIS-to-AXIL является преобразователем двух AXI4-Stream интерфейсов от модуля UART в AXI4-Lite для передачи данных в карту регистров от Readout PC. Он состоит из двух конечных автоматов (FSM), для путей чтения и записи соответственно. Конечный автомат, отвечающий за запись в карту регистров, принимает пять последовательных посылок по интерфейсу AXI-Stream, из которых составляет посылку AXI-Lite для каналов awaddr, wdata или araddr. Конечный автомат чтения принимает ответ от карты регистров из канала rdata, разбивает его на пять посылок AXI-Stream и передает ее в модуль UART.

UART посылки между платой и Readout PC состоит из 40 битов, из которых первые 8 бит – заголовок, содержащий тип команды (для записи: x01 – «awaddr», x02 – «wdata», x03 – «araddr», для чтения: x01 – «rdata»), а последующие 32 бита – данные посылки AXI4-Lite. С помощью данного модуля обеспечивается корректная коммуникация между модулями с несовместимыми протоколами передачи.

Модуль счётчика импульсов содержит 16 независимых счётчиков, с поддержкой синхронных команд старт, стоп и сброс. Также в счётчиках присутствует механизм выделения фронта сигналов – ведётся счёт изменения сигнала из нуля в единицу, а не числа тактов с положительным сигналом на

входе. Выделение фронта реализовано стандартным образом с помощью D триггера и вентиля ИЛИ, на входы которого поданы выход D триггера и инвертированный входной сигнал. Схема изображена на рис. 15.

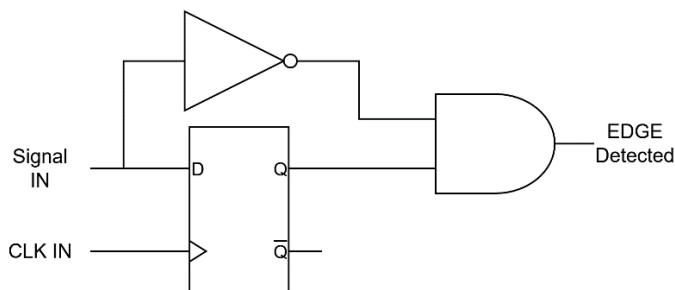


рис. 15 – Схема метода детектирования фронта в ПЛИС

Модуль таймера обеспечивает замер времени измерения счётчиками в миллисекундах с точностью тактового генератора FPGA. Таймер необходим для обеспечения постоянства временного окна для сбора статистики со счётчиков. Сигнал на старт таймера отправляется от Readout PC и записывается в карту регистров на один такт, после чего обнуляется.

Для конфигурации ЦАП и выставления референсного напряжения был разработан модуль SPI Master. Модуль параметризован – число регистров для записи может быть изменено при реконфигурации. Модуль состоит из делителя частоты и конечного автомата для передачи данных в регистры. Делитель частоты необходим, так как типичная рабочая частота интерфейса SPI в микросхемах порядка десятков МГц, тактовая частота же микросхем FPGA порядка сотен МГц. В данном проекте все модули FPGA тактируются частотой 100 МГц, но в характеристиках используемых микросхем ЦАП AD5328 указана максимальная частота SCLK 30 МГц, поэтому запись производится с рабочей частотой 25 МГц. Также конечном автомате имплементирована последовательная побитовая запись значений из регистров модуля по протоколу SPI.

Модулем корректно генерируются сигналы Chip Select, тактовая частота SCLK, сигнал данных DIN. Данные в регистрах модуля обновляются по

сигналу Access, получаемому из карты регистров, имплементирована задержка сигнала Access, т.к. он выставляется на один такт раньше, чем происходит обновление данных на выходе карты регистров. Запись по SPI контролируется отдельным сигналом SPI_Write из карты регистров, который при записи от Readout PC выставляется на один такт, а затем обнуляется.

2.5 Программное обеспечение для ПК

Управление счётчиком и сбор данных с него производятся по протоколу UART, преобразованному микросхемой CP2102 в Serial over USB. С установленными на Readout PC драйверами от производителя микросхемы система видит счётчик как обычное устройство с COM-портом. Это позволяет использовать для управления счётчиком библиотеку Pyserial.

Был написан ряд функций на языке python для управления счётчиком, основные из них: initialize – функция записывает в карту регистров необходимые значения для управляющих регистров ЦАП (Ref/Gain, LDAC, Reset и Powerdown), и подает команду на запись по SPI. Функция set_voltage – производит запись пары напряжений в необходимое поле карты регистров и подает команду на запись по SPI. Функция start_measure – подача сигнала на старт счётчиков и таймера, через заданное время сигнал стоп для счётчиков будет подан таймером автоматически. read_counter – чтение данных из определенного канала.

3. Практическая часть

3.1 Линейность ЦАП

В первую очередь была измерена линейность выставления референсного напряжения цифро-аналоговым преобразователем, с помощью мультиметра Rigol DM585. Написан скрипт на Python, с использованием библиотек `python-vx111` и `pyserial`, который выставляет референсное значение напряжения на одном из каналов счётчика-дискриминатора по протоколу SPI, отправляет по протоколу LXI определенное число команд на замер мультиметром постоянного напряжения. Таким образом замеряется значение напряжения на всех значениях ЦАП.

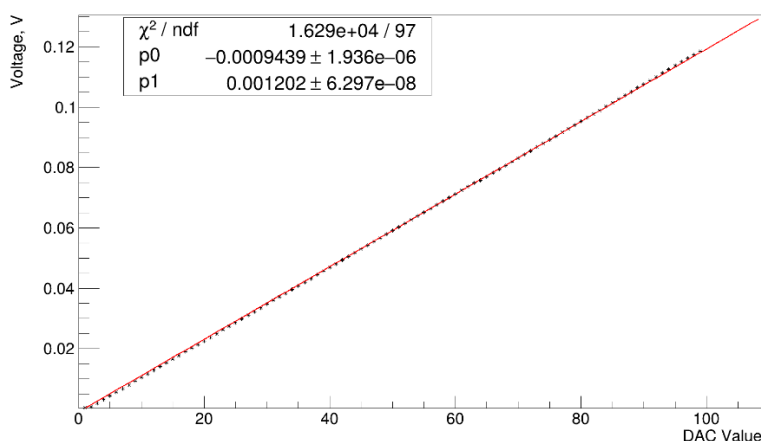


рис. 16 – График линейности референсного напряжения для первых ста значений ЦАП

Итоги замера для первых ста значений ЦАП изображены на рис. 16. На графике заметно, что первые два значения имеют нелинейность при выставлении напряжения. Это нужно учитывать при аппроксимации, для получения правильной формулы перевода из значения ЦАП в напряжение в Вольтах эти два значения учитываться не будут.

Для правильного определения линейности необходимо было определить ошибку измерения напряжения и возможность фиттинга полученных значений с помощью функции Гаусса.

Были произведены замеры линейности ЦАП с разным количеством замеров. На рис. 17, 18 изображены характерные гистограммы для 100 и 1000 замеров одного значения напряжения.

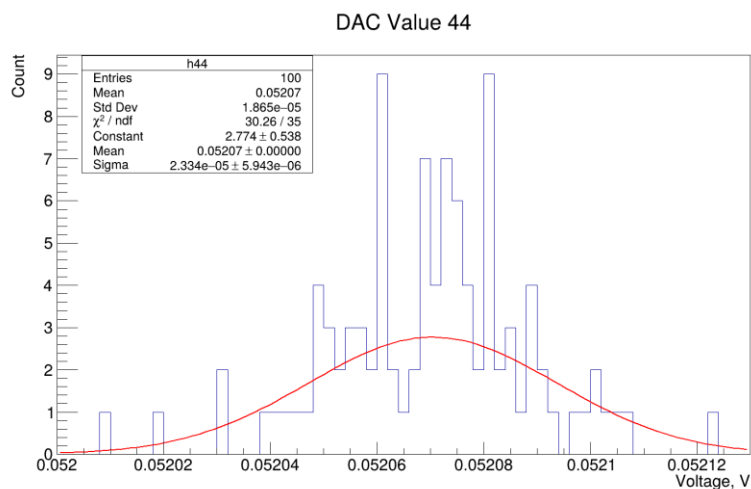


рис. 17 – Типовая гистограмма для 100 замеров

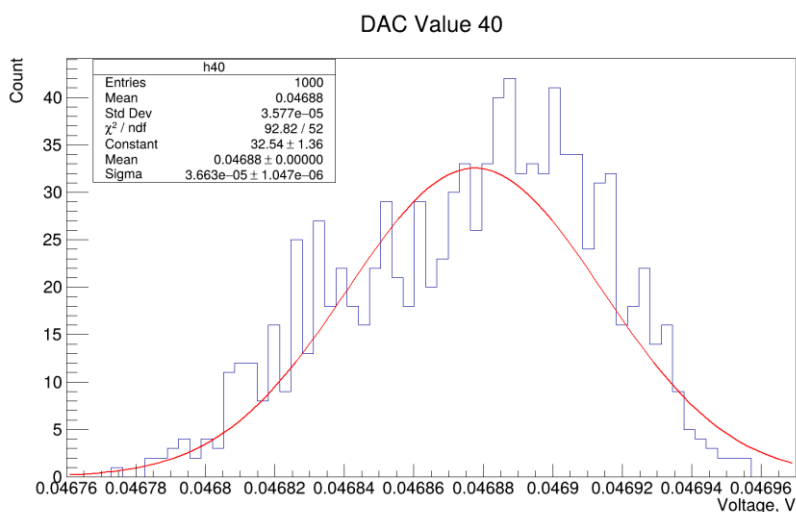


рис. 18 – Типовая диаграмма для 1000 замеров

По значениям Хи квадрат и числа степеней свободы фита можно сказать, что полноценно промоделировать распределение функцией Гаусса нельзя. При этом среднеквадратичное отклонение для 100 и для 1000 замеров для одного значения напряжения менее 0.1%, что меньше погрешности заявленной производителем мультиметра [12]. Таким образом полученные

замеры можно считать корректными, а более 100 замеров для набора статистики не требуется.

Далее была измерена линейность ЦАП в рабочем диапазоне порядка 1.5-2 Вольт, 100 замеров на каждое значение напряжения. Данный диапазон наиболее интересен, т.к. в качестве напряжения смещения рабочего сигнала было выбрано значение 2.14 Вольт, а амплитуда исследуемых сигналов 100-200 мВ. Результаты этого замера изображены на рис. X.

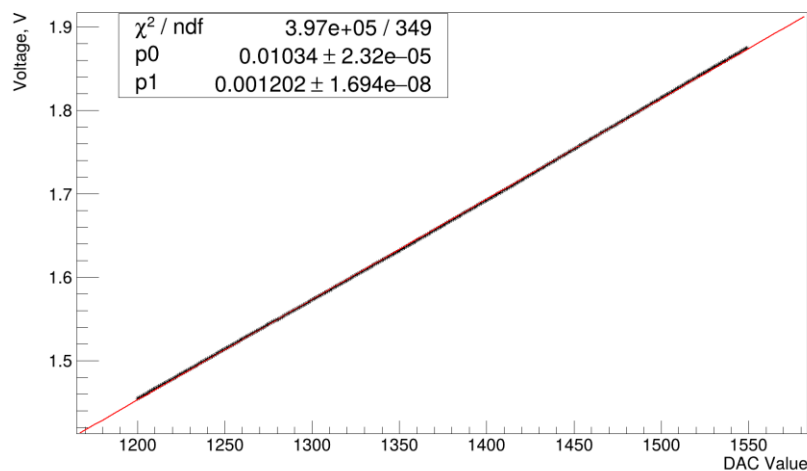


рис. 19 – Замер линейности ЦАП в рабочем диапазоне

С помощью данного замера получена формула для перевода значений в регистрах ЦАП от 0 до 4095 в реальное значение напряжения:

$$V_{out} = 0.001202 * V_{DAC} + 0.1034$$

3.2 Шумовые характеристики

Были произведены замеры шумовых характеристик дискриминатора, для определения нерабочей зоны, в которой полезный сигнал перекрывается ложными срабатываниями компаратора, вызванные шумом на входе схемы.

Для этого была собрана статистика счёта на открытом разъеме SMA, без подключения чего-либо. Полученные результаты изображены на рис. 20.

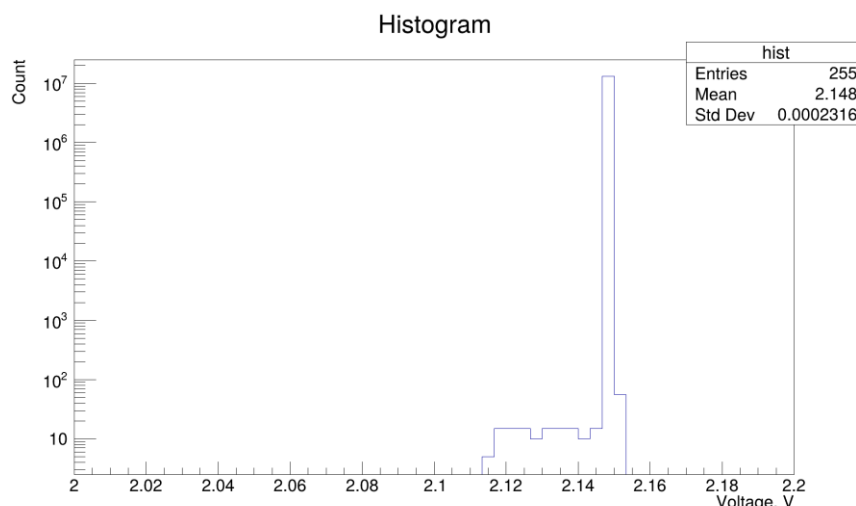


рис. 20 – Шумовая характеристика счётчика-дискриминатора

Полученные результаты говорят о том, что присутствует нерабочая зона шириной порядка 40 мВ. Таким образом счётчик-дискриминатор может обрабатывать сигналы амплитудой от 20 мВ, что достаточно для работы с усиленными сигналами кремниевых фотоумножителей.

3.3 Эмуляция SiPM

С помощью генератора сигналов были эмулированы сигналы, которые эквивалентны сигналам от классических и кремниевых фотоумножителей. Были получены счётные характеристики сигналов двух типов: серия полусинусоид амплитудой от 40 мВ до 140 мВ с шагом 20 мВ и шириной сигнала 40 нс (20 наносекунд нарастание и 20 наносекунд падение), и серия меандров с амплитудой от 30 мВ до 150 мВ с шагом 20 мВ и шириной сигнала 100 нс. Оба сигнала повторяются с частотой 1 МГц. Первый тип сигнала аналогичен сигналам обычного выхода SiPM, а второй классическим фотоумножителям. Настройки генератора частоты изображены на рис. 21 и 23.

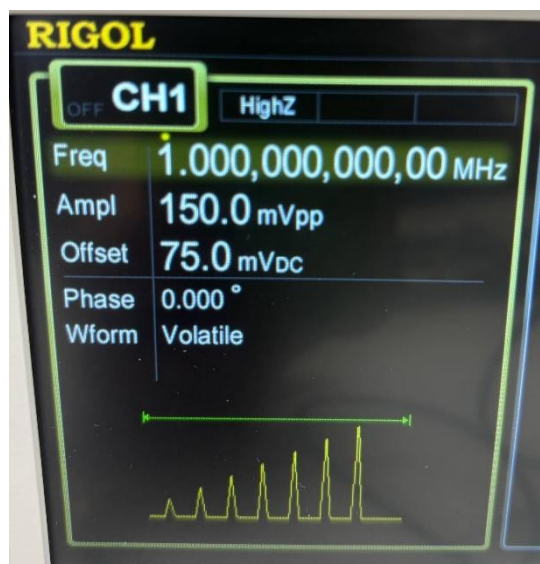


рис. 21 – Созданный сигнал генератора для эмуляции SiPM

Была собрана статистика счёта для данного сигнала, полученные данные нанесены на гистограмму. На полученной гистограмме наблюдается корректная обработка всех импульсов кроме первого с амплитудой 20 мВ, в диапазоне 20-40 мВ наблюдается $6 \cdot 10^6$ срабатываний, что соответствует группе из шести сигналов. По мере увеличения порогового напряжения число срабатываний не меняется пока напряжение не превысит амплитуду очередного импульса, вплоть до 150 мВ. Это означает, что счётчик способен успешно обрабатывать сигналы длительностью 40 нс и амплитудой от 40 мВ. Такой разрешающей способности достаточно для обработки усиленных сигналов стандартного выхода кремниевых фотоэлектронных умножителей.

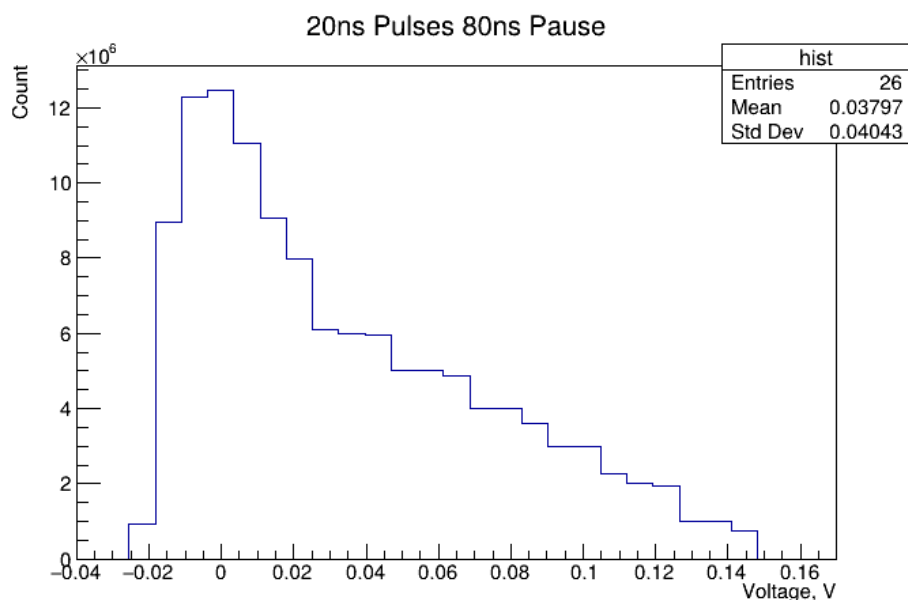


рис. 22 – Статистика счёта для импульсов шириной 40 наносекунд

Также был сгенерирован сигнал с продолжительностью 100нс, приближенный к сигналу с классических фотоэлектронных умножителей.

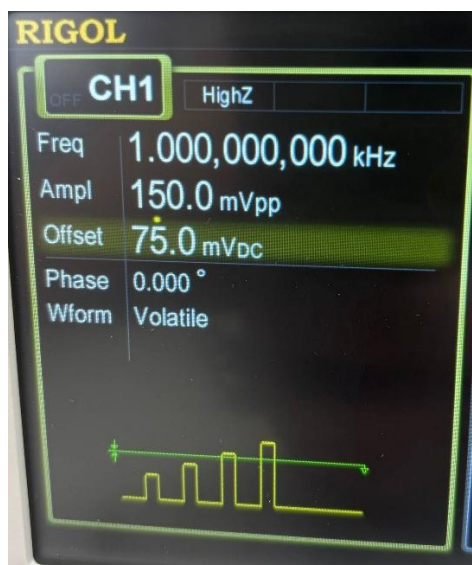


рис. 23 – Созданный сигнал генератора для эмуляции ФЭУ

Полученная статистика этого сигнала также была нанесена на гистограмму, наблюдается корректная его обработка в диапазоне амплитуды свыше 20-30 мВ. По мере повышения порогового напряжения число срабатываний остается неизменным до момента превышения им амплитуды одного из импульсов. Такая ситуация повторяется вплоть до выставления

порогового напряжения, превышающего 150 мВ, после чего число срабатываний равно нулю. Это говорит о том, что счётчик корректно обработал сигналы от генератора, эмулирующие сигнал от фотоэлектронного умножителя, и может быть использован для замеров реальных ФЭУ.

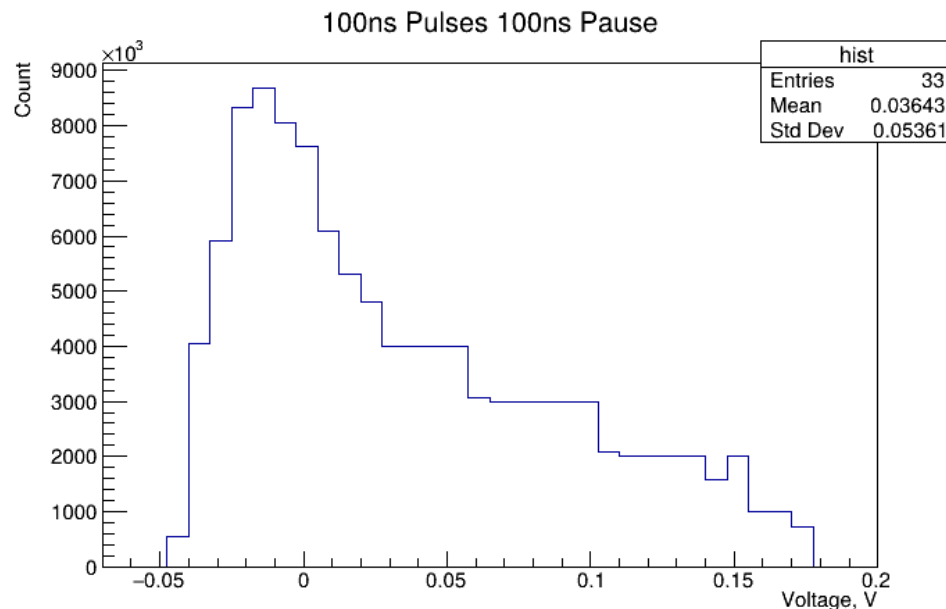


рис. 24 – Статистика счёта для импульсов шириной 100 наносекунд

3.4 Замеры реального SiPM

После проверки работоспособности счётчика на эмулированных генератором сигналов SiPM было принято решение сделать серию замеров реального кремниевого фотоумножителя. В качестве такого умножителя был выбран SiPM фирмы SensL серии J размерам 3.07 x 3.07 мм. Заявленное напряжение пробоя составляет 24.2-24.7 Вольт, а рекомендуемое перенапряжение от 1 до 6 Вольт.

Для разных значений напряжения питания были замерены характеристики темнового тока, и составлены графики числа срабатываний от порогового напряжения. Результаты замеров изображены на рис. 25.

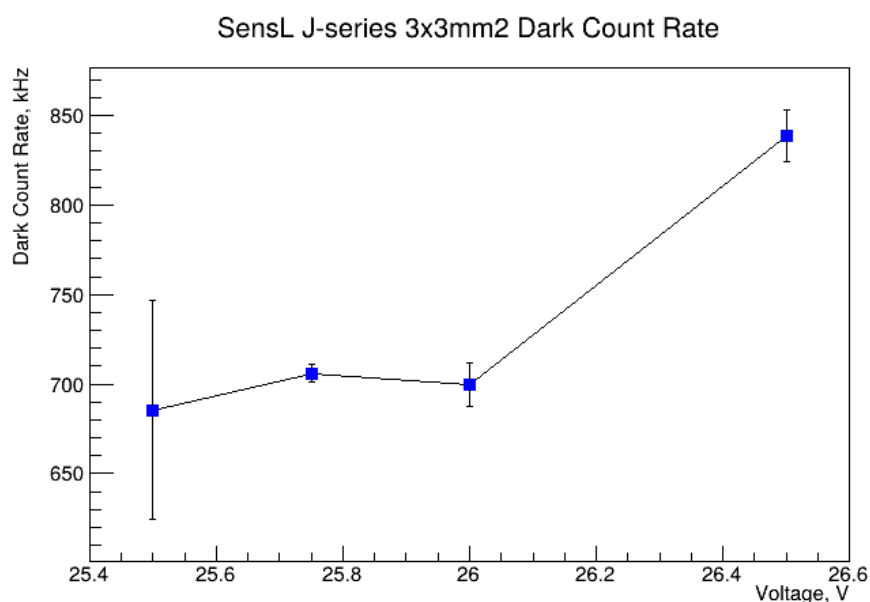


Рис. 25 – График зависимости темнового счёта от напряжения для SiPM SensL

Для кремниевого фотоумножителя SensL J-Series 30035 заявленное производителем значение темнового счёта составляет 50 кГц на миллиметр площади при перенапряжении 2.5 В [6], т.е. около 450 кГц для напряжения питания 26.7-27.2 В. Полученное значение (около 840 кГц) на 85% выше заявленного производителем. Результат может быть объяснен неправильно подобранными параметрами гистерезиса для дискриминатора, шумами усилителя либо кремниевого фотоумножителя. В дальнейшем будут проведены работы над улучшением точности замеров, но на данном этапе полученный график можно считать приемлимым.

ЗАКЛЮЧЕНИЕ

При выполнении работы был разработан счётчик-дискриминатор, способный успешно обрабатывать сигналы стандартного выхода кремниевых фотоумножителей. Работоспособность счётчика подтверждена замерами эмулированных и реальных сигналов с кремниевых фотоумножителей.

Разработаны материнская плата с чипом ПЛИС и многоканальный модуль дискриминатор со смещением нулевой точки, способный обрабатывать сигналы как с положительной, так и отрицательной амплитудой.

Спроектирована конфигурация чипа ПЛИС, которая осуществляет счёт импульсов на выходе компараторов за точные промежутки времени, сохраняет эти данные в карте регистров, управляет цифро-аналоговыми преобразователями, задающими пороговое напряжение, по протоколу SPI, а также осуществляет передачу данных от Readout PC для чтения и записи в карту регистров по протоколу UART.

Проведено практическое тестирование счётчика-дискриминатора, измерены линейность выставления порогового напряжения, шумовые характеристики, собрана статистика сгенерированных сигналов, аналогичных сигналам с кремниевых фотоумножителей, а также произведен замер темнового счёта для реального кремниевого фотоумножителя.

Разработанный счётчик признан пригодным для использования в методическом тестировании кремниевых фотоумножителей и детекторов на их основе.

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

1. Sze S. M., Ng K. K. Physics of Semiconductor Devices. Hoboken, New Jersey, Canada: John Wiley & Sons, Inc., 2007. P. 691.
2. Садыгов З. Я. Физика Твердотельных Фотоэлектронных Умножителей. Дубна: ОИЯИ, 2023. 153 с.
3. Champlin K. Microplasma Fluctuations in Silicon // J. Appl. Phys. 1959. V. 30, No. 7. P. 1039–1050; doi: 10.1063/1.1776976.
4. Stillman G. E., Wolfe C. M. Avalanche Photodiode // Semiconduct. Semimet. V. 12. Infrared Detector II. New York: Academic, 1977. P. 291–394.
5. Cova S., Ghioni M., Lacaita A., Samori C., Zappa F. Avalanche Photodiodes and Quenching Circuits for Single-Photon Detection // Appl. Opt. 1996. V. 35, No. 12. P. 1956–1976; doi: 10.1364/AO.35.001956.
6. ON Semiconductor Corporation. Silicon Photomultipliers (SiPM), High PDE and Timing Resolution Sensors in a TSV Package J-Series SiPM Sensors. – 2017. <https://www.onsemi.com/pdf/datasheet/microj-series-d.pdf>.
7. Analog Devices. Ultrafast 7 ns Single Supply Comparator AD8561. – 2014. <https://www.analog.com/media/en/technical-documentation/data-sheets/ad8561.pdf>.
8. ARM Holdings. AMBA AXI and ACE Protocol Specification. — 2013. <https://documentation-service.arm.com/static/5f915b62f86e16515cdc3b1c>.
9. AMD. MIPI D-PHY LogiCORE IP Product Guide (PG202). – 2024. <https://docs.amd.com/r/en-US/pg202-mipi-dphy/AXI4-Lite-Interface>.
10. AMD. Soft-Decision FEC Integrated Block LogiCORE IP Product Guide (PG256). – 2022. <https://docs.amd.com/r/en-US/pg256-sdfec-integrated-block/AXI4-Stream-Interface>.
11. Alex Forencich. Verilog-uart. – 2018. <https://github.com/alexforencich/verilog-uart>.

12. Rigol Technologies Co., LTD. DM858 Series Digital Multimeter Data Sheet. – 2024.

[https://www.batronix.com/files/Rigol/Multimeter/DM858_DM858E/DM858_Data Sheet_EN.pdf](https://www.batronix.com/files/Rigol/Multimeter/DM858_DM858E/DM858_Data_Sheet_EN.pdf).

ПРИЛОЖЕНИЕ

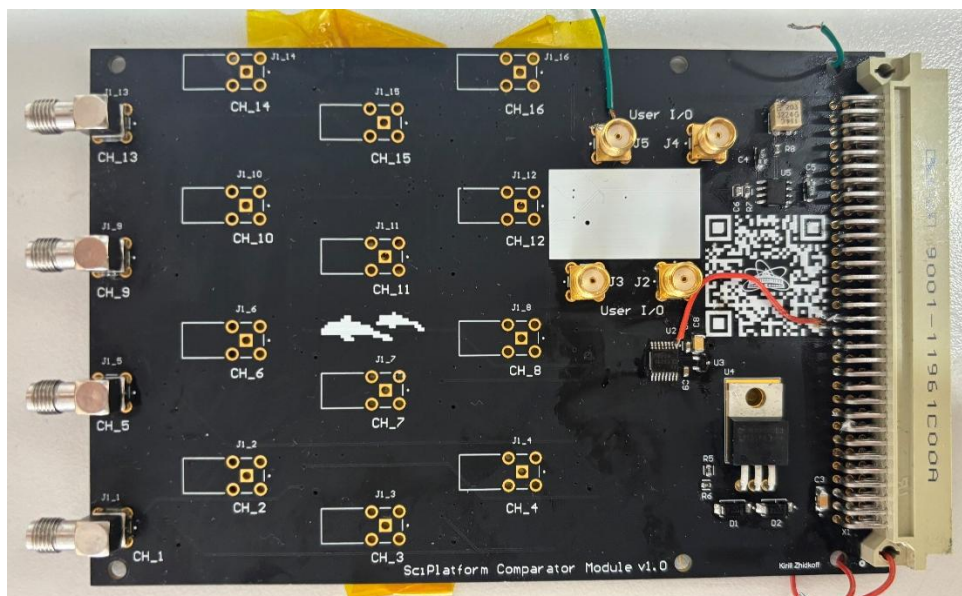


рис. 26 – Плата дискриминатор, лицевая сторона

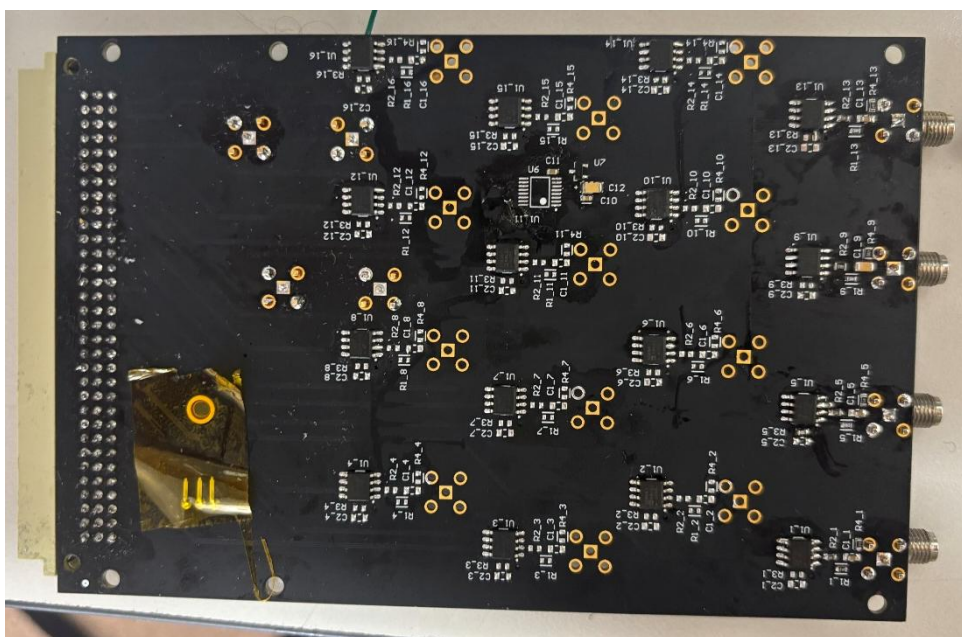


рис. 27 – Плата дискриминатор, обратная сторона

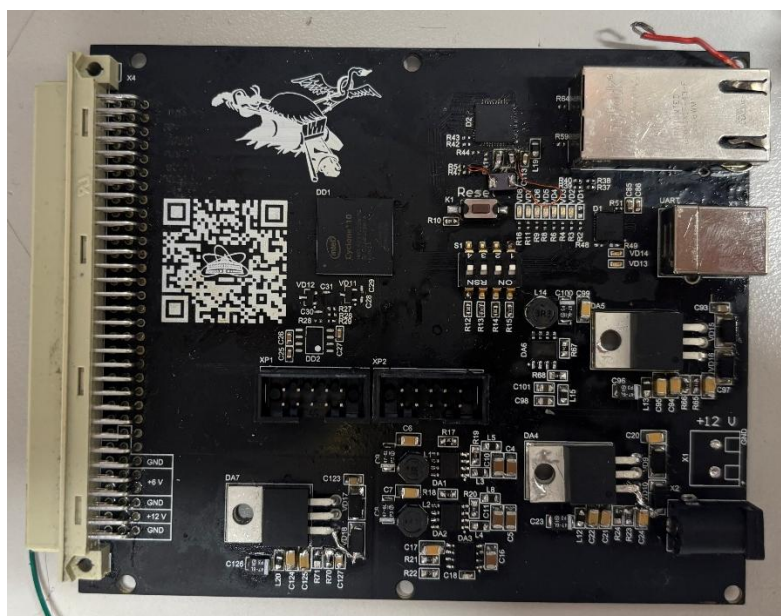


рис. 28 – Материнская плата, лицевая сторона

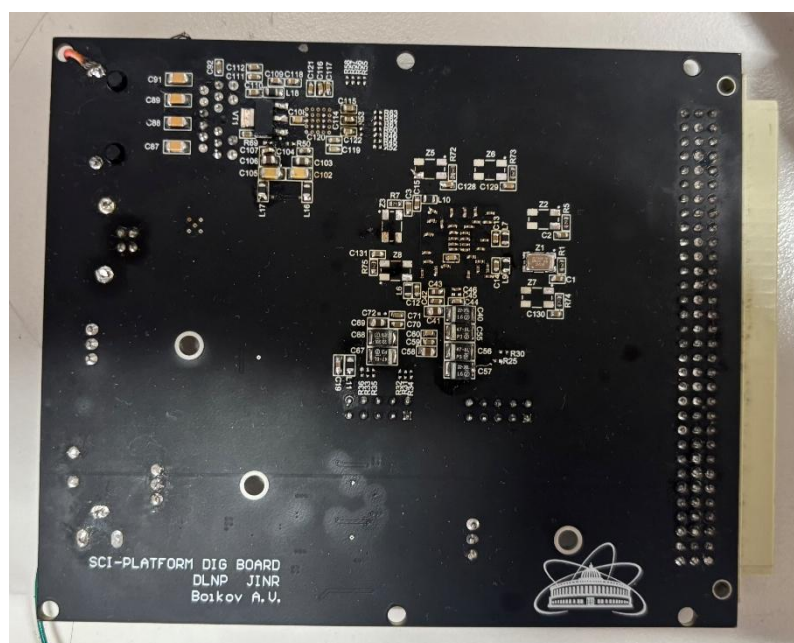


рис. 29 – Материнская плата, обратная сторона

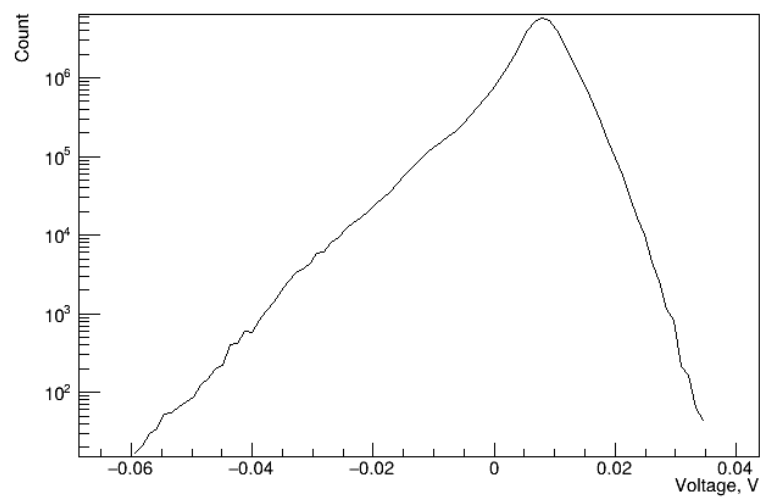


рис. 30 – Статистика темнового счёта SiPM SensL, напряжение питания 25.0В

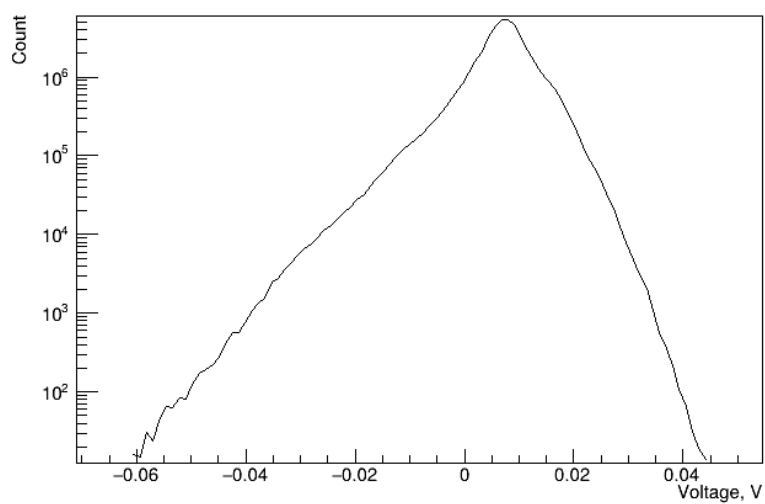


рис. 31 – Статистика темнового счёта SiPM SensL, напряжение питания 25.2В

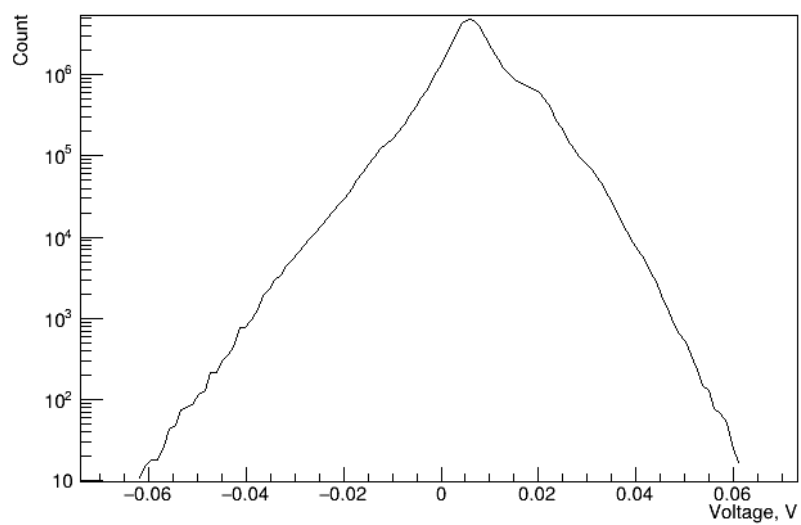


рис. 32 – Статистика темнового счёта SiPM SensL, напряжение питания 25.5В

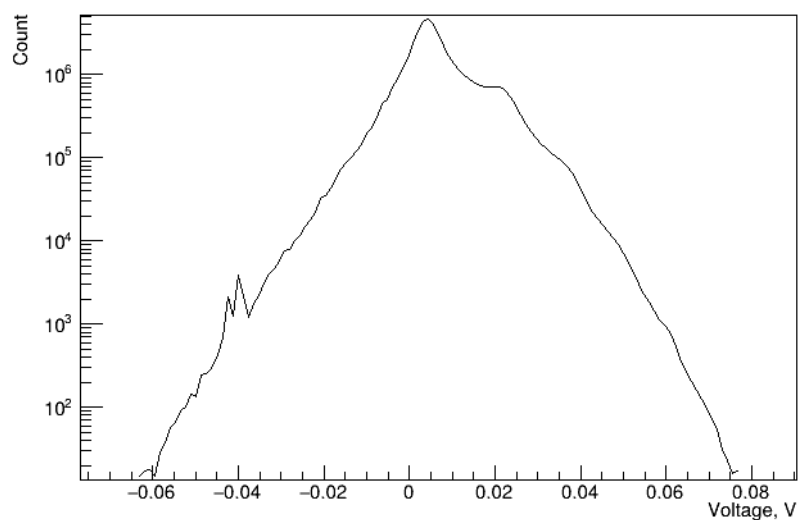


рис. 33 – Статистика темнового счёта SiPM SensL, напряжение питания 25.75В

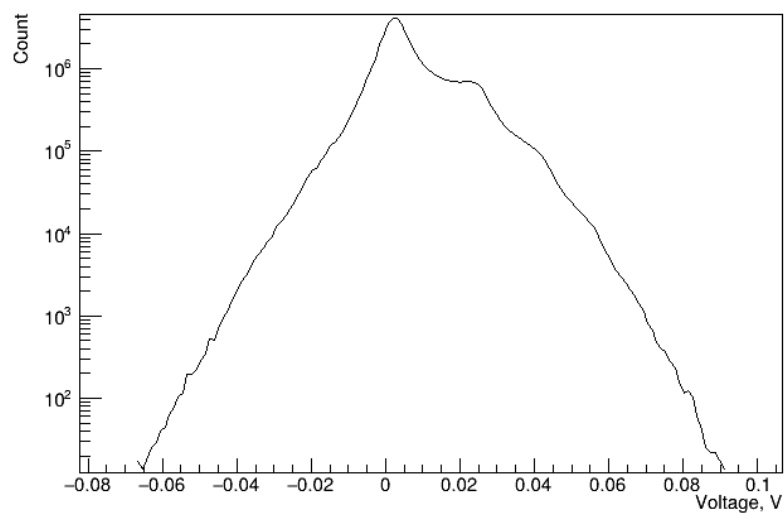


рис. 34 – Статистика темнового счёта SiPM SensL, напряжение питания 26.0В

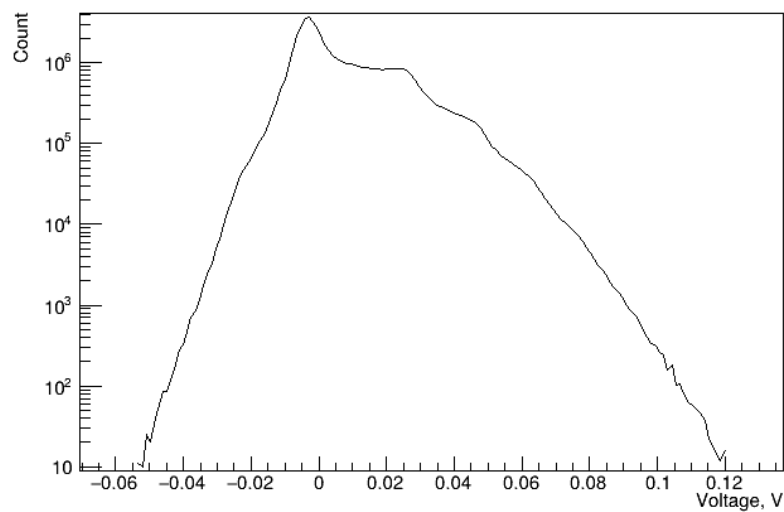


рис. 35 – Статистика темнового счёта SiPM SensL, напряжение питания 26.5В

СПРАВКА

о результатах проверки текстового документа
на наличие заимствований

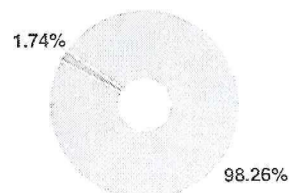
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ
АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ
"НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ГОСУДАРСТВЕННЫЙ
УНИВЕРСИТЕТ"

ПРОВЕРКА ВЫПОЛНЕНА В СИСТЕМЕ АНТИПЛАГИАТ.ВУЗ

Автор работы: Жидков Кирилл Евгеньевич
Самоцитирование
рассчитано для: Жидков Кирилл Евгеньевич
Название работы: РАЗРАБОТКА МНОГОКАНАЛЬНОГО СЧЕТЧИКА ДЛЯ ЭКСПЕРИМЕНТОВ УСКОРИТЕЛЬНОГО
КОМПЛЕКСА NICA
Тип работы: Выпускная квалификационная работа
Подразделение: физический факультет

РЕЗУЛЬТАТЫ

СОВПАДЕНИЯ	4	1.74%
ОРИГИНАЛЬНОСТЬ		98.26%
ЦИТИРОВАНИЯ		0%
САМОЦИТИРОВАНИЯ		0%
ИИ-КОНТЕНТ		0%



ДАТА ПОСЛЕДНЕЙ ПРОВЕРКИ: 14.06.2026

Структура
документа:

Модули поиска:

Проверенные разделы: основная часть с.2, 13-32, приложение с.36-39, введение с.4-12, выводы с.33

СМИ России и СНГ; Коллекция НБУ; IEEE; Профессиональная лексика. АПК и биотех; Публикации РГБ; СПС ГАРАНТ: нормативно-правовая документация; Профессиональная лексика. Юриспруденция; Перефразирование по базе публикаций открытого доступа PubMed; Цитирование; Сводная коллекция научных работ Беларуси; Медицина; Кольцо вузов; Публикации eLIBRARY; Коллекция открытых публикаций международных издательств; Шаблонные фразы; ИПС Адилет; СПС ГАРАНТ: аналитика; Переводные заимствования по коллекции Интернет в английском сегменте; Профессиональная лексика. Медицина; Переводные заимствования; Патенты СССР, РФ, СНГ; Публикации РГБ (переводы и перефразирование); Переводные заимствования по базе публикаций открытого доступа PubMed; PubMed; Перефразирование по Коллекции отк...

Работу проверил: Сюсина Ольга Михайловна

ФИО проверяющего

Дата подписи:

14.06.2026



Подпись проверяющего



Чтобы убедиться
в подлинности справки, используйте QR-код,
который содержит ссылку на отчет.

Ответ на вопрос, является ли обнаруженное заимствование
корректным, система оставляет на усмотрение проверяющего.
Предоставленная информация не подлежит использованию
в коммерческих целях.